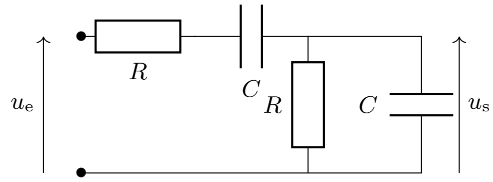
Colle n° 1 : Électronique

Exercice 1 - Filtre de Wien :

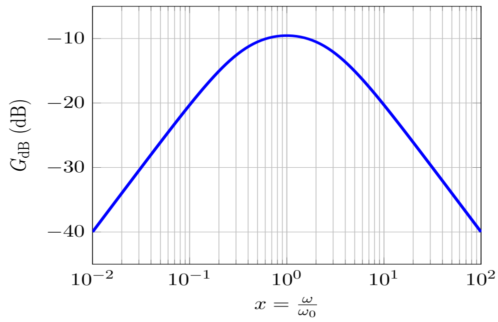
1. Quelle est la nature du filtre de Wien représenté ci-dessous ?
2. Établir la fonction de transfert du filtre et la mettre sous la forme

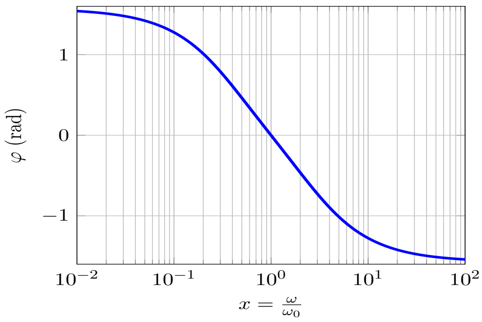


$$\underline{H}(x) = \frac{K}{1 + jQ\left(x - \dfrac{1}{x}\right)}$$

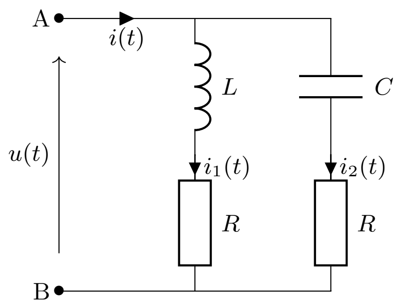
avec $x = \omega/\omega_0$ et où K, ω_0 et Q sont des constantes positives que l'on explicitera.

3. On trace ci-dessous le diagramme de Bode du filtre. Commenter l'allure du diagramme en amplitude et donner la valeur de la bande passante et la comparer au facteur de qualité. Ce filtre est-il sélectif ?





Exercice 2 - Étude d'un circuit en régime sinusoïdal forcé : On étudie le circuit ci-dessous où $u(t) = U_m \cos(\omega t)$. Dans l'exercice, on notera les intensités sous la forme $\underline{i}(t) = \underline{I} e^{j\omega t}$ et $I_m = |\underline{I}|$.



1. Déterminer l'impédance et l'admittance du dipôle AB.
2. Déterminer $\underline{i}_1(t)$ et $\underline{i}_2(t)$ en fonction de $\underline{i}(t)$.
3. Montrer que si le rapport des amplitudes complexes des intensités $\underline{I_1}/\underline{I_2}$ est un imaginaire pur, les courants 1 et 2 sont déphasés de $\pi/2$. Pour quelles valeurs de C, L et R est-ce le cas ?
4. Quelle relation vérifient ω, L et C lorsque les amplitudes réelles des intensités sont égales $I_{m,1} = I_{m,2}$?

Exercice 3 - Filtre de Colpitts : On considère le quadripôle constitué d'une résistance R, d'une bobine L et de deux condensateurs C et $3C$ en série placés en parallèle de la bobine. La tension u_s est mesurée aux bornes du condensateur de capacité $3C$.

1. Étudier qualitativement le comportement de ce quadripôle. De quel type de filtre s'agit-il ?
2. Montrer que la fonction de transfert peut se mettre sous la forme $\underline{H} = \dfrac{A}{1 + jQ\left(\dfrac{\omega}{\omega_0} - \dfrac{\omega_0}{\omega}\right)}$. On donnera les expressions de A, Q et ω_0.
3. Déterminer la fréquence pour laquelle le déphasage est nul, ainsi que les fréquences de coupure.
4. Donner les pentes asymptotiques du diagramme de Bode en amplitude de ce filtre.
5. Un circuit multiplieur fournit le signal d'entrée $u_e(t) = 2B\cos(\omega_1 t)\cos(\omega_2 t)$ avec $\omega_1 = 100\omega_0$ et $\omega_2 = 101\omega_0$. Écrire $u_e(t)$ sous la forme d'une somme de cosinus. En déduire le signal obtenu à la sortie de ce filtre. On rappelle que $2\cos a \cos b = (\cos(a+b) + \cos(a-b))$.

Exercice 4 - Élément régulier dans l'algèbre booléenne :

1. À l'aide d'une table de vérité, montrer que

$$\bar{c} \cdot a + c \cdot b + b \cdot a = \bar{c} \cdot a + c \cdot b \, .$$

2. Dans l'algèbre des nombres réels, on peut en déduire une propriété sur $b \cdot a$, est-ce le cas dans l'algèbre de Boole ?

Exercice 5 - Codeur binaire : On définit un codeur comme un circuit de compression des données, car c'est un circuit qui réduit le nombre d'entrées et permet de transporter une information sur moins de fils.

Une seule entrée étant active à la fois, on obtient en sortie le numéro binaire de l'entrée active. On a 2^n entrées pour n sorties.

Prenons un codeur à quatre entrées et à deux sorties. On veut, conformément au cahier des charges, la table suivante :

e_3	e_2	e_1	e_0	s_1	s_0
1	0	0	0	1	1
0	1	0	0	1	0
0	0	1	0	0	1
0	0	0	1	0	0

1. Justifier que les sorties sont données par

$$s_1 = e_3 \cdot \bar{e}_2 \cdot \bar{e}_1 \cdot \bar{e}_0 + \bar{e}_3 \cdot e_2 \cdot \bar{e}_1 \cdot \bar{e}_0 \; ;$$
$$s_0 = e_3 \cdot \bar{e}_2 \cdot \bar{e}_1 \cdot \bar{e}_0 + \bar{e}_3 \cdot \bar{e}_2 \cdot e_1 \cdot \bar{e}_0 \; .$$

2. Si toutes les entrées sont nulles, quel est le résultat de ce circuit ? En quoi est-ce un problème ?
3. Si $e_1 = e_2 = 1$, quel est le résultat de ce circuit ? En quoi est-ce un problème ?

Pour résoudre le premier problème, on rajoute une sortie Y qui vaut 1 si toutes les entrées sont nulles. Cette sortie permet de savoir lorsque le codeur doit être considéré comme inactif.

Pour le second problème, on hiérarchise les voies. Ainsi, si la voie 3 est active, la sortie doit être (11), quel que soit l'état des autres voies. De même pour les voies suivantes.

4. Justifier alors que $s_1 = e_3 + e_2$ et $s_0 = e_3 + e_1 \cdot \bar{e}_2$.

Exercice 6 - Additionneur binaire : Considérons deux bits a_0 et b_0 que l'on souhait additionner. La sortie est sur deux bits s_0 (représentant l'unité) et r_1.

1. Réaliser la table de vérité de de cet additionneur.
2. Proposer un circuit logique pour réaliser cette opération.

Pour réaliser une addition d'un grand nombre de chiffres, il est nécessaire de réaliser une addition à trois chiffres. En effet, il faut ajouter a_1, b_1 et r_1 pour obtenir en sortie s_1 et r_2.

3. Réaliser la table de vérité correspondante.
4. Montrer que $s_1 = r_1 \oplus a_1 \oplus b_1$ et $r_2 = a_1 \cdot b_1 + r_1 \cdot (a_1 \oplus b_1)$.
5. Proposer le circuit logique correspondant.

L'inconvénient du circuit précédent est que les opérations se font en série. Le temps de calcul est donc limité par le transfert de l'information.